

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-136453

(P2009-136453A)

(43) 公開日 平成21年6月25日(2009.6.25)

(51) Int.Cl.	F I	テーマコード (参考)
A 6 1 B 1/04 (2006.01)	A 6 1 B 1/04 3 7 0	2 H 0 4 0
A 6 1 B 1/00 (2006.01)	A 6 1 B 1/04 3 6 2 A	4 C 0 6 1
G 0 2 B 23/24 (2006.01)	A 6 1 B 1/00 3 0 0 D	5 C 0 2 4
G 0 2 B 23/26 (2006.01)	G 0 2 B 23/24 B	5 C 1 2 2
H 0 4 N 5/225 (2006.01)	G 0 2 B 23/26 B	

審査請求 未請求 請求項の数 5 O L (全 12 頁) 最終頁に続く

(21) 出願番号 特願2007-315071 (P2007-315071)
 (22) 出願日 平成19年12月5日 (2007.12.5)

(71) 出願人 000113263
 H O Y A 株式会社
 東京都新宿区中落合2丁目7番5号
 (74) 代理人 100090169
 弁理士 松浦 孝
 (74) 代理人 100124497
 弁理士 小倉 洋樹
 (74) 代理人 100127306
 弁理士 野中 剛
 (74) 代理人 100129746
 弁理士 虎山 滋郎
 (74) 代理人 100132045
 弁理士 坪内 伸

最終頁に続く

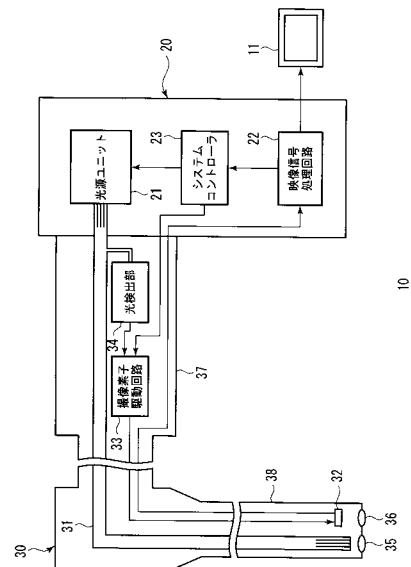
(54) 【発明の名称】 撮像素子制御ユニット、電子内視鏡、および内視鏡システム

(57) 【要約】

【課題】光源の発光パターンに応じて撮像素子に最適な露光を実行させる。

【解決手段】内視鏡システム10は光源ユニット21、ライトガイド31、撮像素子32、撮像素子駆動回路33、および光検出部34を有する。撮像素子はCMOS撮像素子である。ライトガイド31は光源ユニット21から挿入管38の先端まで延びる。ライトガイド31の一部はコネクタ37内で分岐する。分岐したライトガイドを光検出部34に接続する。光検出部34は光源ユニット21の発光パターンがパルス発光か定常発光であるかを検出する。検出した発光パターンを撮像素子駆動回路33に通知する。発光パターンがパルス発光である場合には撮像素子駆動回路33は撮像素子32にグローバル露光を実行させる。発光パターンが定常発光である場合には撮像素子駆動回路33は撮像素子32にライン露光を実行させる。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

内視鏡に設けられるＣＭＯＳ撮像素子を制御する撮像素子制御ユニットであって、
前記ＣＭＯＳ撮像素子に撮像させる被写体に照射する照明光を発光する光源からの前記照明光の照射パターンを検出する検出部と、
前記検出部が検出した前記照射パターンが第１の発光パターンである場合には前記ＣＭＯＳ撮像素子にグローバル露光を実行させ、前記照射パターンが第２の発光パターンである場合には前記ＣＭＯＳ撮像素子にライン露光を実行させる露光制御部とを備える
ことを特徴とする撮像素子制御ユニット。

【請求項 2】

前記第１の発光パターンは、パルス発光であることを特徴とする請求項 1 に記載の撮像素子制御ユニット。

【請求項 3】

前記第２の発光パターンは、定常発光であることを特徴とする請求項 1 または請求項 2 に記載の撮像素子制御ユニット。

【請求項 4】

ＣＭＯＳ撮像素子と、
前記ＣＭＯＳ撮像素子に撮像させる被写体に照射する照明光を発光する光源からの前記照明光の照射パターンを検出する検出部と、
前記検出部が検出した前記照射パターンが第１の発光パターンである場合には前記ＣＭＯＳ撮像素子にグローバル露光を実行させ、前記照射パターンが第２の発光パターンである場合には前記ＣＭＯＳ撮像素子にライン露光を実行させる露光制御部とを備える
ことを特徴とする電子内視鏡。

【請求項 5】

ＣＭＯＳ撮像素子が設けられる内視鏡と、
前記ＣＭＯＳ撮像素子に撮像させる被写体に照射する照明光を発光する光源からの前記照明光の照射パターンを検出する検出部と、
前記検出部が検出した前記照射パターンがパルス発光である場合には前記ＣＭＯＳ撮像素子にグローバルシャッター機能を実行させ、前記照射パターンが定常発光である場合には前記ＣＭＯＳ撮像素子に前記グローバルシャッター機能を停止させるシャッター機能切替え部とを備える
ことを特徴とする内視鏡システム。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、ライン露光を行なうＣＭＯＳ撮像素子を有する電子内視鏡によって撮像する動く被写体の歪みを低減化させるように、光源の発光を調整する内視鏡光源制御システムに関する。

【背景技術】**【0002】**

挿入管の先端に撮像素子を設けた電子内視鏡が知られている。光源から放射される照明光を光ファイバによって挿入管の先端に伝達することにより、光の到達しない体内や構造物内の被写体を撮像することが可能である。

【0003】

被写体への照明光の照射方法によっては、特殊な画像を表示することが可能になる。例えば、周期的に発光と停止とを繰返すパルス発光により被写体を照射することが知られている。声帯を撮像するときに、声帯の振動の周波数と略同じ周波数でパルス発光を行い、その反射光を撮像することにより、高速で振動する声帯を低速で振動しているように表示することが可能である。

【0004】

10

20

30

40

50

パルス発光を行なう場合には高速で動く被写体を撮像することが多いため、全画素に同じ期間に受光させることが好ましい。一方で、照明光を常に被写体に照射する定常発光を行なう場合には静止物や低速で動く被写体が撮像されることが多いため、ノイズの影響の少ない画像信号を得ることが好ましい。

【 0 0 0 5 】

ノイズの影響が少なく且つグローバル露光により被写体を撮像するために従来の電子内視鏡ではＣＣＤ撮像素子を用いられていた。しかし、ＣＣＤ撮像素子は、製造コストが高いこと、駆動電圧が高いこと、接続の必要な信号線数が多いなどの課題を有していた。

【 0 0 0 6 】

そこで、最近では製造コストや電力消費量の観点においてＣＣＤ撮像素子より有利なＣＭＯＳ撮像素子を電子内視鏡に用いることが提案されている（特許文献１参照）。しかし、ＣＭＯＳ撮像素子では、グローバル露光を行うときに画像のＳ／Ｎが劣化していた。それゆえ、パルス発光による照明光を照射した被写体を撮るためにＣＭＯＳ撮像素子にグローバル露光を行なわせていると、定常発光させたときに撮像する画像がノイズにより乱れることが問題であった。

10

【特許文献１】特開２００２－５８６４２号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 7 】

したがって、本発明では、パルス発光および定常発光のように複数の発光パターンに応じて適切にＣＭＯＳ撮像素子を駆動する撮像素子駆動ユニットの提供を目的とする。

20

【課題を解決するための手段】

【 0 0 0 8 】

本発明の撮像素子駆動ユニットは、内視鏡に設けられるＣＭＯＳ撮像素子を制御する撮像素子制御ユニットであって、ＣＭＯＳ撮像素子に撮像させる被写体に照射する照明光を発光する光源からの照明光の照射パターンを検出する検出部と、検出部が検出した照射パターンが第１の発光パターンである場合にはＣＭＯＳ撮像素子にグローバル露光を実行させ照射パターンが第２の発光パターンである場合にはＣＭＯＳ撮像素子にライン露光を実行させる露光制御部とを備えることを特徴としている。

30

【 0 0 0 9 】

なお、第１の発光パターンはパルス発光であることが好ましく、また第２の発光パターンは定常発光であることが好ましい。

【 0 0 1 0 】

本発明の電子内視鏡は、ＣＭＯＳ撮像素子と、ＣＭＯＳ撮像素子に撮像させる被写体に照射する照明光を発光する光源からの照明光の照射パターンを検出する検出部と、検出部が検出した照射パターンが第１の発光パターンである場合にはＣＭＯＳ撮像素子にグローバル露光を実行させ照射パターンが第２の発光パターンである場合にはＣＭＯＳ撮像素子にライン露光を実行させる露光制御部とを備えることを特徴としている。

40

【 0 0 1 1 】

本発明の内視鏡システムは、ＣＭＯＳ撮像素子が設けられる内視鏡と、ＣＭＯＳ撮像素子に撮像させる被写体に照射する照明光を発光する光源からの照明光の照射パターンを検出する検出部と、検出部が検出した照射パターンがパルス発光である場合にはＣＭＯＳ撮像素子にグローバルシャッタ機能を実行させ照射パターンが定常発光である場合にはＣＭＯＳ撮像素子にグローバルシャッタ機能を停止させるシャッタ機能切替え部とを備えることを特徴としている。

【発明の効果】

【 0 0 1 2 】

本発明によれば、光源の発光パターンに応じてＣＭＯＳ撮像素子にグローバル露光またはライン露光を実行させることが可能である。

50

【発明を実施するための最良の形態】

【 0 0 1 3 】

以下、本発明の実施形態について図面を参照して説明する。

図 1 は、本発明の一実施形態を適用した撮像素子制御ユニットを有する内視鏡システムの内部構成を概略的に示すブロック図である。

【 0 0 1 4 】

内視鏡システム 1 0 は、内視鏡プロセッサ 2 0、電子内視鏡 3 0、およびモニタ 1 1 によって構成される。内視鏡プロセッサ 2 0 は、電子内視鏡 3 0、及びモニタ 1 1 に接続される。

【 0 0 1 5 】

内視鏡プロセッサ 2 0 から被写体に照射するための照明光が電子内視鏡 3 0 に供給される。照明光を照射された被写体が電子内視鏡 3 0 により撮像される。電子内視鏡 3 0 の撮像により生成する画像信号が内視鏡プロセッサ 2 0 に送られる。

10

【 0 0 1 6 】

内視鏡プロセッサ 2 0 では、電子内視鏡 3 0 から得られた画像信号に対して所定の信号処理が施される。所定の信号処理を施した画像信号はモニタ 1 1 に送信され、送信された画像信号に相当する画像がモニタ 1 1 に表示される。

【 0 0 1 7 】

内視鏡プロセッサ 2 0 には光源ユニット 2 1、画像信号処理回路 2 2、およびシステムコントローラ 2 3 などが設けられる。後述するように、光源ユニット 2 1 は被写体に照射する照明光をライトガイド 3 1 の入射端に放射する。また、後述するように、画像信号処理回路 2 2 では画像信号に対して所定の信号処理が施される。システムコントローラ 2 3 により内視鏡システム 1 0 全体の動作が制御される。

20

【 0 0 1 8 】

電子内視鏡 3 0 をコネクタ 3 7 を介して内視鏡プロセッサ 2 0 に接続すると、光源ユニット 2 1 と電子内視鏡 3 0 に設けられるライトガイド 3 1 とが光学的に接続される。また、内視鏡プロセッサ 2 0 と電子内視鏡 3 0 とを接続すると、画像信号処理回路 2 2 と電子内視鏡 3 0 に設けられる撮像素子 3 2 とが、内視鏡プロセッサ 2 0 に設けられるシステムコントローラ 2 3 と撮像素子駆動回路 3 3 とが電氣的に接続される。

【 0 0 1 9 】

図 2 に示すように、光源ユニット 2 1 は、ランプ 2 4、ロータリーシャッタ 2 5、集光レンズ 2 6、電源回路 2 7、モータ 2 8、およびロータリーシャッタ駆動回路 2 9 などによって構成される。

30

【 0 0 2 0 】

ランプ 2 4 は、例えばキセノンランプやハロゲンランプであり、白色光を出射する。ランプ 2 4 から出射される白色光をライトガイド 3 1 の入射端に導くための光路中にロータリーシャッタ 2 5 および集光レンズ 2 6 が設けられる。

【 0 0 2 1 】

ロータリーシャッタ 2 5 は円板上に開口部と遮光部とが設けられる。光源ユニット 2 1 から白色光を放射するときには、光路上に開口部が挿入される。一方、白色光の放射を停止するときには、光路上に遮光部が挿入され、遮光される。モータ 2 8 を回転させることにより、光源ユニット 2 1 からの白色光の放射と放射停止とが切替えられる。また、光路上に開口部を挿入することにより、白色光が光源ユニット 2 1 から放射されたまま維持される。

40

【 0 0 2 2 】

なお、モータ 2 8 は、ロータリーシャッタ駆動回路 2 9 により駆動される。また、ロータリーシャッタ駆動回路 2 9 は、システムコントローラ 2 3 に制御される。

【 0 0 2 3 】

集光レンズ 2 6 により、光源ユニット 2 1 から放射される白色光が集光され、ライトガイド 3 1 の入射端に入射する。

【 0 0 2 4 】

50

ランプ 24 には、電源回路 27 から電力が供給される。電源回路 27 からのランプ 24 への電力の供給の ON / OFF は、システムコントローラ 23 により制御される。

【0025】

次に電子内視鏡 30 の構成について詳細に説明する（図 1 参照）。電子内視鏡 30 には、ライトガイド 31、撮像素子 32、撮像素子駆動回路（露光制御部）32、光検出部 34、配光レンズ 35、および対物レンズ 36 などが設けられる。

【0026】

内視鏡プロセッサ 20 との接続部分から延びるライトガイド 31 は、コネクタ 37 内において分岐する。ライトガイド 31 は光ファイバのバンドルであって、一部の光ファイバはコネクタ 37 に設けられる光検出部 34 に接続される。残りの光ファイババンドルは電子内視鏡 30 の挿入管 38 の先端まで延設される。

10

【0027】

前述のように光源ユニット 21 から出射される白色光がライトガイド 31 の入射端に入射される。入射端に入射された光は、光検出部 34 および挿入管 38 先端の出射端まで伝達される。

【0028】

光検出部 34 により光源ユニット 21 の発光パターンが、パルス発光および定常発光のいずれの発光パターンであるかが検出される。検出した発光パターンは撮像素子駆動回路 33 に通知される。発光パターンがパルス発光である場合には、撮像素子駆動回路 33 はグローバル露光指令信号を撮像素子 32 に送信する。または、発光パターンが定常発光である場合には、撮像素子駆動回路 33 はライン露光指令信号を撮像素子 32 に送信する。なお、撮像素子駆動回路 33 は、システムコントローラ 23 により制御される。

20

【0029】

ライトガイド 31 の挿入管側の出射端から出射する光が、配光レンズ 35 を介して挿入管 38 先端付近に照射される。白色光が照射されたときの被写体の反射光による光学像が、対物レンズ 36 を介して撮像素子 32 の受光面に到達する。撮像素子駆動回路 33 の駆動に従って、撮像素子 32 は、受光面に到達した光学像に対応する画像信号を生成する。

【0030】

撮像素子 32 は、CMOS 撮像素子である。図 3 に示すように、撮像素子 32 の受光面には行列状に複数の画素 40 が配置される。各画素 40 において受光量に応じた画素信号が生成される。画素信号は、順番に出力部 32o を介して読出される。受光面全面の画素 50 が生成する画素信号の集合によって画像信号が形成される。なお、画素信号を出力させる画素 50 は、行選択回路 32r および列選択回路 32c によって選択される。

30

【0031】

図 4 を用いて、各画素 40 の内部構成を以下に説明する。図 4 は、画素の内部構成を示す回路図である。画素 40 は、フォトダイオード（PD）41、フローティングディフュージョン（FD）42、シャッタトランジスタ 43、リセットトランジスタ 44、増幅トランジスタ 45、行選択トランジスタ 46 によって構成される。

【0032】

PD 41 が光電変換することにより受光量に応じた信号電荷が生成される。シャッタトランジスタ 43 を ON にすることにより、PD 41 が生成した信号電荷は FD 42 に転送され、FD 42 において電荷に応じた信号電位に変換される。

40

【0033】

なお、シャッタトランジスタ 43 は、行毎に別々のシャッタ信号線（図示せず）に接続される。行毎にシャッタ信号 ΦSH が HIGH に切替えられる。シャッタ信号 ΦSH が HIGH に切替えられるときに、シャッタトランジスタ 43 は ON になり、導通状態となる。

【0034】

リセットトランジスタ 44 を ON にすることにより、PD 41 および FD 42 がリセットされ、PD 41 および FD 42 に蓄積された信号電荷が電圧源 Vdd に掃出され、FD

50

4 1 の電位は電圧源 V_{dd} の電位にリセットされる。

【0035】

なお、リセットトランジスタ 4 4 は、行毎に別々のリセット信号線（図示せず）に接続される。リセット信号線には、行毎に $HIGH$ または LOW に切替えられるリセット信号 ϕR が流される。リセット信号 ϕR が $HIGH$ であるときに、リセットトランジスタ 4 4 は ON になり、導通状態となる。

【0036】

増幅トランジスタ 4 5 により、 FD の電位に応じた画素信号が行選択トランジスタ 4 6 に出力される。行選択トランジスタ 4 6 を ON に切替えられるときに、画素信号は垂直読出し線 3 2 v に出力される。

10

【0037】

垂直読出し線 3 2 v は同じ列に並ぶすべての画素 4 0 に接続される。行選択トランジスタ 4 6 を行毎に別々に ON にすることにより、同じ行の垂直読出し線 3 2 v に接続される画素 4 0 の画素信号を別々に出力することが可能である。

【0038】

なお、行選択トランジスタ 4 6 は、行毎に別々の行選択信号線（図示せず）に接続されており、行毎に行選択信号 ϕSL が $HIGH$ に切替えられる。行選択信号 ϕSL が $HIGH$ に切替えられる間、行選択トランジスタ 4 6 は ON 、すなわち導通状態となる。

【0039】

各列の垂直読出し線 3 2 v は、列選択トランジスタ 3 2 cs を介して、水平読出し線 3 2 h に接続される。各列の列選択トランジスタ 3 2 cs が順番に ON に切替えられることにより、各列の垂直読出し線 3 2 v に出力された画素信号が水平読出し線 3 2 h および出力部 3 2 o を介して画像信号処理回路 2 2 に出力される。

20

【0040】

各行のシャッタトランジスタ 4 3、リセットトランジスタ 4 4、および行選択トランジスタ 4 6 の ON/OFF の切替えは、行選択回路 3 2 r によって制御される。列選択トランジスタ 3 2 cs の ON/OFF の切替えは、列選択回路 3 2 c によって制御される。

【0041】

行選択回路 3 2 r および列選択回路 3 2 c は、撮像素子駆動回路 3 3 から送信されるクロック信号などの撮像素子 3 2 の駆動のための信号に基づいて、上述の信号線 ϕSH 、 ϕR 、 ϕSL 、 ϕSC の $HIGH/LOW$ の切替を行なう。

30

【0042】

なお、行選択回路 3 2 r および列選択回路 3 2 c はグローバル露光指令信号を受信したときには、グローバル露光を実行するようにトランジスタの ON/OFF の切替を行なう。または、ライン露光指令信号を受信したときには、ライン露光を実行するようにトランジスタの ON/OFF の切替を行なう。

【0043】

上述のような構成である撮像素子 3 2 の動作について、図 5、図 6 のタイミングチャートを用いて説明する。図 5 は、ライン露光を実行するときの撮像素子 3 2 の動作を示すタイミングチャートである。図 6 は、グローバル露光を実行するときの撮像素子 3 2 の動作を示すタイミングチャートである。

40

【0044】

システムコントローラ 2 2 から撮像素子駆動回路 3 3 に、周期的に $HIGH/LOW$ が切替わるフレーム信号が送信される。フレーム信号が $HIGH$ または LOW である期間中に撮像素子 3 2 の受光面全体の画素 4 0 から画素信号が生成され、読出される。

【0045】

ライン露光を実行する場合の動作について説明する。第 1 のフレーム期間中のタイミング t 1 において第 1 のシャッタ信号 $\phi SH 1$ が $HIGH$ に切替えられ、 $PD 4 1$ に蓄積された信号電荷が $FD 4 2$ に転送される。信号電荷の転送が終わり第 1 のシャッタ信号 $\phi SH 1$ が LOW に切替わった後に、1 行目の画素 4 0 の $PD 4 1$ において信号電荷の蓄積が

50

始まる。

【 0 0 4 6 】

タイミング t_1 の後であって、第 1 のフレーム期間中のタイミング t_2 において第 2 のシャッタ信号 ϕSH_2 が HIGH に切替えられ、PD 4 1 に蓄積された信号電荷が FD 4 2 に転送される。信号電荷の転送が終わり第 2 のシャッタ信号 ϕSH_2 が LOW に切替わった後に、2 行目の画素 4 0 の PD 4 1 において信号電荷の蓄積が始まる。

【 0 0 4 7 】

以後、第 1 のフレーム期間中にそれぞれの行に対応するシャッタ信号 ϕSH が順番に HIGH / LOW の切替わることにより、各行の画素 4 0 の PD 4 1 において信号電荷の蓄積が始まる。

10

【 0 0 4 8 】

第 1 のフレーム期間における最終行の画素信号の読出しが終わると、第 1 のフレーム期間が終了し、第 2 のフレーム期間が開始される (タイミング t_3 参照)。信号電荷を十分に蓄積させるための所定の期間 p 経過後のタイミング t_4 において 1 行目のリセット信号 ϕR_1 が HIGH に切替えられ (ϕR_1 欄参照)、1 行目の全画素 4 0 におけるリセットトランジスタ 4 4 が ON になる。リセットトランジスタ 4 4 を ON にすることにより、FD 4 2 がリセットされ、FD 4 2 に蓄積されていた信号電荷が電圧源 V_{dd} に掃出される。

【 0 0 4 9 】

1 行目の画素 4 0 のリセット終了後のタイミング t_5 において、1 行目の行選択信号 ϕSL_1 が HIGH に切替えられ (ϕSL_1 欄参照)、1 行目の全画素 4 0 の行選択トランジスタ 4 6 が ON になる。

20

【 0 0 5 0 】

1 行目の画素 4 0 の行選択トランジスタ 4 6 が ON になることにより、1 行目の画素 4 0 からの画素信号の読出しが可能となる。なお、後述するように、1 行目の全列の画素信号が読出されるまで、1 行目の行選択信号 ϕSL_1 は HIGH に維持される。

【 0 0 5 1 】

また、タイミング t_5 の直後に、第 1 のシャッタ信号 ϕSH_1 が HIGH に切替わり (ϕSH_1 欄参照)、タイミング t_1 からタイミング t_5 のまでの間に PD 4 1 に蓄積された信号電荷 (1 行目画素信号欄符号 S 参照) が FD 4 2 に転送される。

30

【 0 0 5 2 】

信号電荷の FD 4 2 への転送が終わると、1 列目から最終列である n 列目 (n は正の整数) の列選択信号 $\phi SC_1 \sim \phi SC_n$ が順番に HIGH に切替えられ、1 ~ n 列目の列選択トランジスタ 3 2 c_s が順番に ON になる。したがって、1 行目のすべての画素信号が 1 ~ n 列目まで順番に撮像素子 3 2 から読出される。

【 0 0 5 3 】

1 行 n 列目の画素信号が読出されると、1 行目の行選択信号 ϕSL_1 は LOW に、2 行目のリセット信号 ϕR_2 が HIGH に切替えられる (タイミング t_6 参照)。1 行目と同様に、2 行目の画素 4 0 の FD 4 2 がリセットされる。リセット後 2 行目の行選択信号 ϕSL_2 が HIGH に切替えられ、2 行目の画素 4 0 からの画素信号の読出しが可能となる。

40

【 0 0 5 4 】

1 行目と同様に、2 行目の行選択信号 ϕSL_2 が HIGH に切替えられた直後のタイミング t_7 において、第 2 のシャッタ信号 ϕSH_2 が HIGH に切替わり (ϕSH_2 欄参照)、タイミング t_2 からタイミング t_7 までの間に PD 4 1 に蓄積された信号電荷 (2 行目画素信号欄符号 S 参照) が FD 4 2 に転送される。また、1 行目と同様に、2 行目のすべての画素信号が順番に撮像素子 3 2 から読出される。

【 0 0 5 5 】

以後、3 行目から最終行である m 行目まで順番に、1、2 行目と同様の操作が行なわれる。 m 行目の画素信号の読出しを終えると (タイミング t_8 参照)、フレーム信号が LO

50

Wに切替わる。フレーム信号が切替わる時に、1画像の撮像が終了し、次のフレームの画像の撮像が始まる。

【0056】

次にグローバル露光を実行する場合の動作について説明する。第1のフレーム期間中のタイミングt1において第1～第mのシャッタ信号 $\phi SH1 \sim \phi SHm$ が同時にHIGHに切替えられ、全行のPD41に蓄積された信号電荷がFD42に転送される。信号電荷の転送が終わり第1～第mのシャッタ信号 $\phi SH1 \sim \phi SHm$ がLOWに切替わった後に、全行の画素40のPD41において信号電荷の蓄積が始まる。

【0057】

第1のフレーム期間における最終行の画素信号の読出しが終わると、第1のフレーム期間が終了し、第2のフレーム期間が開始される(タイミングt2参照)。ライン露光と同様に、信号電荷を十分に蓄積させるための所定の期間p経過後のタイミングt3において全行のリセット信号 $\phi R1 \sim \phi Rm$ がHIGHに切替えられ($\phi R1 \sim \phi Rm$ 欄参照)、全画素40のFD42に蓄積されていた信号電荷が電圧源Vddに掃出される。

【0058】

全画素40のリセット終了後のタイミングt4において、1行目の行選択信号 $\phi SL1$ がHIGHに切替えられ($\phi SL1$ 欄参照)、1行目の全画素40の行選択トランジスタ46がONになる。

【0059】

1行目の画素40の行選択トランジスタ46がONになることにより、1行目の画素40からの画素信号の読出しが可能となる。なお、後述するように、1行目の全列の画素信号が読出されるまで、1行目の行選択信号 $\phi SL1$ はHIGHに維持される。

【0060】

また、タイミングt4において、第1～第mのシャッタ信号 $\phi SH1 \sim \phi SHm$ がHIGHに切替わり($\phi SH1 \sim \phi SHm$ 欄参照)、タイミングt1からタイミングt4までの間にPD41に蓄積された信号電荷(1行目～m行目画素信号欄符号S参照)がFD42に転送される。

【0061】

信号電荷のFD42への転送が終わると、1列目から最終列であるn列目(nは正の整数)の列選択信号 $\phi SC1 \sim \phi SCn$ が順番にHIGHに切替えられ、1～n列目の列選択トランジスタ32csが順番にONになる。したがって、1行目のすべての画素信号が1～n列目まで順番に撮像素子32から読出される。

【0062】

1行n列目の画素信号が読出されると、1行目の行選択信号 $\phi SL1$ はLOWに切替えられ、その後、2行目の行選択信号 $\phi SL2$ がHIGHに切替えられる(タイミングt5、t6参照)。

【0063】

1行目と異なり、2行目の行選択信号 $\phi SL2$ がHIGHの間には2行目のリセット信号 $\phi R2$ および第2のシャッタ信号 $\phi SH2$ はLOWのまま維持される。したがって、タイミングt6以降においてもFD42にはタイミングt4において転送された信号電荷が保持されている。

【0064】

1行目と同様に1～n列目の列選択信号 $\phi SC1 \sim \phi SCn$ が順番にHIGHに切替えられ、1～n列目の列選択トランジスタが順番にONになる。したがって、2行目のすべての画素信号が1～n列目まで順番に撮像素子32から読出される。

【0065】

以後、3～m行目の行選択信号 $\phi SL3 \sim \phi SLm$ が順番にHIGHに切替えられる。3～m行目の行選択信号 $\phi SL3 \sim \phi SLm$ がそれぞれHIGHに切替えられている間には、2行目と同様に、FD42のリセットとFD42への転送とを行なうことなく、1～n列目の列選択信号 $\phi SC1 \sim \phi SCn$ が順番にHIGHに切替えられる。したがって、

10

20

30

40

50

3 ~ m 行目の画素信号も、1 ~ n 列目まで順番に撮像素子 3 2 から読出される。

【0066】

以上のように、本実施形態の撮像素子制御ユニットによれば、光源の発光パターンに応じてグローバル露光またはライン露光をCMOS撮像素子に実行させて、被写体を撮像することが可能である。

【0067】

前述のように、パルス発光をする場合には、高速で動く被写体を撮像することが多いので、受光面全体で同時期に光学像を撮像することが好ましい。本実施形態によれば、パルス発光時を検出して、CMOS撮像素子にグローバル露光を実行させるので、画像の歪みを低減化させるように撮像することが可能になる。

10

【0068】

一方、前述のように、定常発光をする場合には、ノイズの影響の少ない画像を撮像することが求められる。グローバル露光を行なうときには、FD42への信号電荷の転送時期から読出し時期までの時間が長くなる行があるため、暗電流などの固定パターンノイズが増大する。しかし、定常発光時を検出して、CMOS撮像素子32にライン露光を実行させるので、画像のノイズを低減化することが可能になる。

【0069】

なお、本実施形態では、パルス発光時にグローバル露光を実行させ、定常発光時にライン露光を実行させる構成であるが、光源の発光パターンに応じてグローバル露光またはライン露光を切替えれば、本実施形態と同様の効果が得られる。動体の歪みを抑えることが好ましい場合にはグローバル露光に、ノイズの低減化が好ましい場合にはライン露光に切替えられればよい。

20

【図面の簡単な説明】

【0070】

【図1】本発明の一実施形態を適用した撮像素子制御ユニットを有する内視鏡システムの内部構成を概略的に示すブロック図である。

【図2】光源ユニットの内部構成を概略的に示すブロック図である。

【図3】撮像素子の概略構成を示すブロック図である。

【図4】画素の概略構成を示す回路図である。

【図5】ライン露光時の撮像素子の動作を説明するためのタイミングチャートである。

30

【図6】グローバル露光時の撮像素子の動作を説明するためのタイミングチャートである。

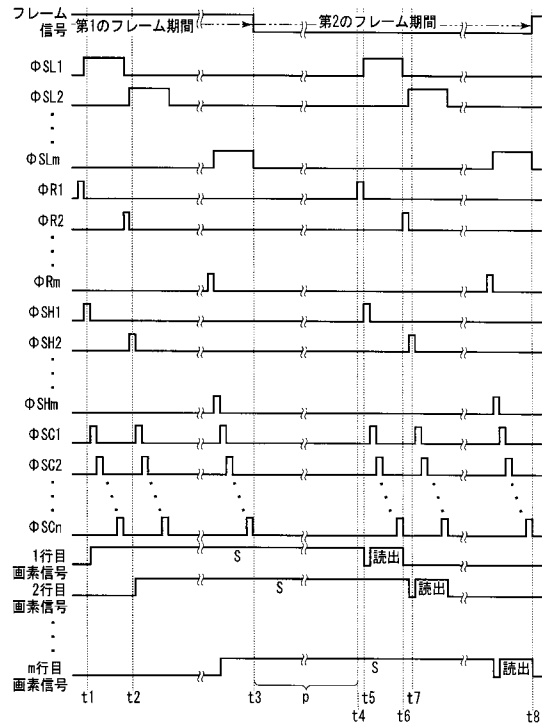
【符号の説明】

【0071】

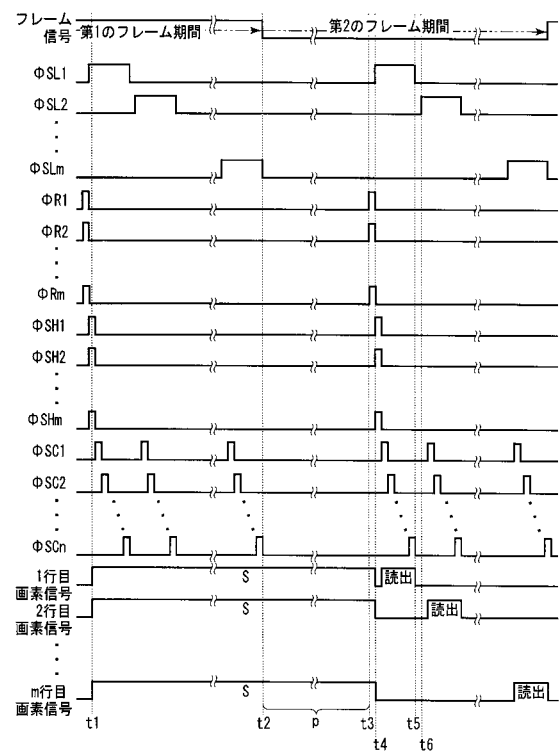
- 10 内視鏡システム
- 20 内視鏡プロセッサ
- 21 光源ユニット
- 30 電子内視鏡
- 31 ライトガイド
- 32 撮像素子
- 34 光検出部
- 37 コネクタ
- 38 挿入管
- 40 画素

40

【図 5】



【図 6】



 フロントページの続き

(51)Int.Cl.		F I		テーマコード(参考)
H 0 4 N	5/235	(2006.01)	H 0 4 N 5/225	C
H 0 4 N	5/335	(2006.01)	H 0 4 N 5/235	
			H 0 4 N 5/335	E

(72)発明者 谷 信博
 東京都板橋区前野町 2 丁目 3 6 番 9 号 ペンタックス株式会社内

(72)発明者 入山 典子
 東京都板橋区前野町 2 丁目 3 6 番 9 号 ペンタックス株式会社内

F ターム(参考) 2H040 BA09 CA04 CA06 GA02 GA05 GA10
 4C061 AA00 BB01 CC06 DD00 GG01 HH54 LL02 NN01 QQ02 QQ09
 RR03 RR15 RR24 SS03
 5C024 BX02 CX17 GY31 HX40
 5C122 DA03 DA26 FC02 FH12 GG21 HB02

专利名称(译)	成像设备控制单元，电子内窥镜和内窥镜系统		
公开(公告)号	JP2009136453A	公开(公告)日	2009-06-25
申请号	JP2007315071	申请日	2007-12-05
[标]申请(专利权)人(译)	保谷股份有限公司		
申请(专利权)人(译)	HOYA株式会社		
[标]发明人	谷信博 入山典子		
发明人	谷 信博 入山 典子		
IPC分类号	A61B1/04 A61B1/00 G02B23/24 G02B23/26 H04N5/225 H04N5/235 H04N5/335 H04N5/351 H04N5/357 H04N5/374		
CPC分类号	A61B1/05 H04N5/23245 H04N5/235 H04N5/2354 H04N5/353 H04N5/3532 H04N2005/2255		
FI分类号	A61B1/04.370 A61B1/04.362.A A61B1/00.300.D G02B23/24.B G02B23/26.B H04N5/225.C H04N5/235 H04N5/335.E A61B1/00.550 A61B1/04 A61B1/045.630 A61B1/045.632 A61B1/06.610 H04N5/225 H04N5/225.300 H04N5/225.500 H04N5/225.600 H04N5/335.510 H04N5/335.570 H04N5/335.740 H04N5/351 H04N5/357 H04N5/374		
F-TERM分类号	2H040/BA09 2H040/CA04 2H040/CA06 2H040/GA02 2H040/GA05 2H040/GA10 4C061/AA00 4C061/BB01 4C061/CC06 4C061/DD00 4C061/GG01 4C061/HH54 4C061/LL02 4C061/NN01 4C061/QQ02 4C061/QQ09 4C061/RR03 4C061/RR15 4C061/RR24 4C061/SS03 5C024/BX02 5C024/CX17 5C024/GY31 5C024/HX40 5C122/DA03 5C122/DA26 5C122/FC02 5C122/FH12 5C122/GG21 5C122/HB02 4C161/AA00 4C161/BB01 4C161/CC06 4C161/DD00 4C161/GG01 4C161/HH54 4C161/LL02 4C161/NN01 4C161/QQ02 4C161/QQ09 4C161/RR03 4C161/RR15 4C161/RR24 4C161/SS03		
代理人(译)	松浦 孝 野刚		
其他公开文献	JP2009136453A5 JP5137546B2		
外部链接	Espacenet		

摘要(译)

根据光源的发光模式为图像传感器提供最佳曝光。内窥镜系统10包括光源单元21，光导31，成像装置32，成像装置驱动电路33和光检测单元34。成像装置是CMOS成像装置。光导31从光源单元21延伸到插入管38的尖端。光导31的一部分在连接器37中分支。分支光导连接到光检测单元34。光检测单元34检测光源单元21的发光模式是脉冲发光还是稳定发光。检测到的发光模式被通知给成像元件驱动电路33。如果发光图案是脉冲发光，则成像装置驱动电路33使成像装置32执行全局曝光。当发光图案是稳定发光时，成像装置驱动电路33使成像装置32进行线曝光。[选图]图1

